

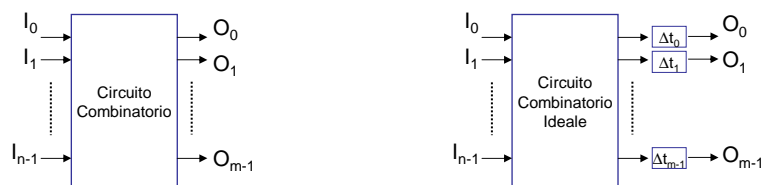
ANALISI E PROGETTO DI CIRCUITI SEQUENZIALI

1

Classificazione dei circuiti logici

Un circuito è detto combinatorio se le sue uscite (O_i) sono determinate univocamente dagli ingressi (I_i)

In pratica i circuiti logici hanno un ritardo di propagazione e quindi le uscite assumono i valori di regime dopo un certo intervallo di tempo

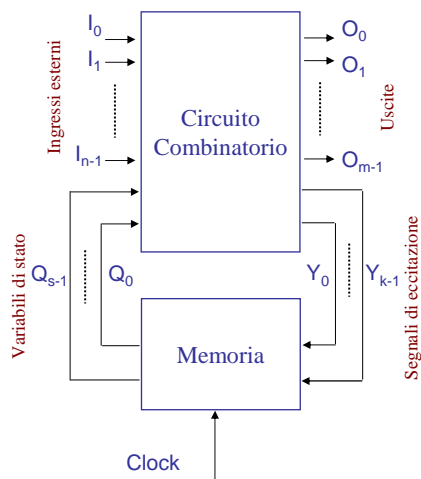


2

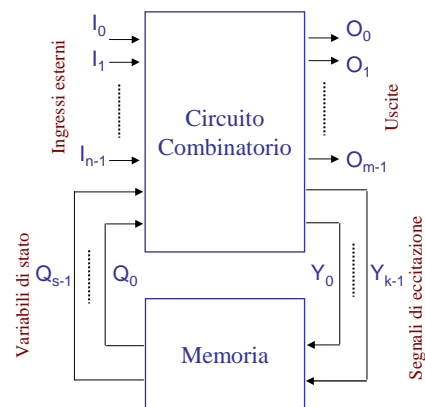
Un circuito è detto sequenziale se le sue uscite non dipendono solo dagli ingressi ma dagli stati precedenti (i.e. dalla storia del circuito);
=> è un circuito dotato di memoria

3

Circuito sequenziale sincrono



Circuito sequenziale asincrono



4

Macchine a stati finiti (FSM)

Le macchine a stati finiti sono circuiti sequenziali che hanno un numero finito di stati (per stato si intendono le uscite dei flip-flop in un determinato istante).

La maggior parte dei circuiti sequenziali fa parte dei FSM.

Le FSM non richiedono necessariamente un clock.

Si hanno tre modelli:

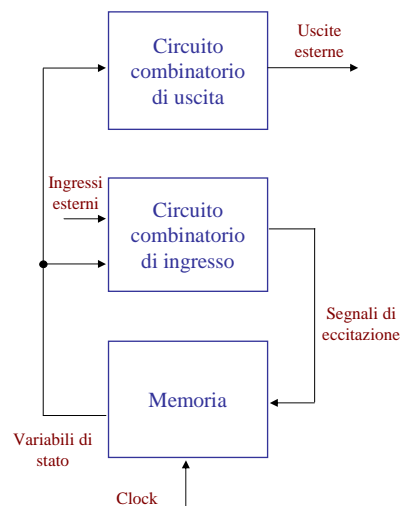
- ◆ modello della macchina di MOORE
- ◆ modello della macchina di MEALY
- ◆ modello misto (con uscite di Moore e di Mealy)

5

Modello della macchina di MOORE

Le uscite sono funzione solo dello stato interno del circuito (gli ingressi non influiscono direttamente sulle uscite)

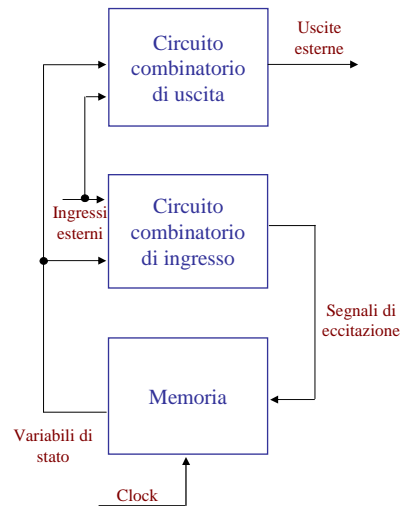
Il cambiamento delle uscite può avvenire solo in corrispondenza del clock poiché lo stato dei flip-flop può essere modificato solo dall'impulso di clock.



6

Modello della macchina di MEALY

Le uscite dipendono sia dallo stato interno del circuito sia dagli ingressi esterni



7

La macchina di Moore ha il vantaggio di avere le uscite sincronizzate con il clock (non sono influenzate da cambiamenti degli ingressi esterni nell'intervallo tra due impulsi di clock).

Le uscite sono caratterizzate da stabilità (assenza di glitch).

La macchina di Moore ha l'inconveniente che le uscite sono funzioni solo delle variabili di stato e ciò condiziona la scelta degli stati (spesso il numero è maggiore che nella macchina di Mealy ed il circuito è più complesso)

La macchina di Mealy ha l'inconveniente che le uscite sono funzioni non solo del segnale di clock ma anche degli ingressi esterni (che possono causare impulsi indesiderati in uscita).

La macchina di Mealy ha il vantaggio che permette di realizzare circuiti più semplici.

8

a) Diagrammi degli stati e tabelle degli stati nel modello di Moore

1. Diagrammi degli stati nel modello di Moore:

- Un cerchio per ogni stato del circuito (se flip-flop della memoria sono s gli stati sono al massimo 2^s).
- Dentro ogni cerchio si segnano il nome dello stato (o combinazioni var. di stato) ed il livello della/e uscita/e in quello stato.
- La transizione fra due stadi, a seguito di un impulso di clock è indicato con una freccia.
- Ad ogni freccia si associa il valore della/e variabile/i di ingresso esterne che determinano quella transizione in corrispondenza del segnale di clock.

9

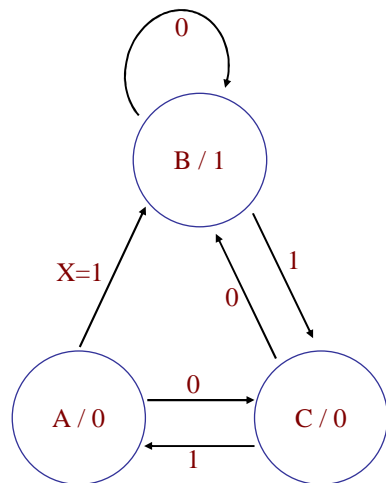
a) Diagrammi degli stati e tabelle degli stati nel modello di Moore

2. Tabella degli stati nel modello di Moore:

- Si riporta all'interno delle celle lo stato futuro.
- Le righe corrispondono allo stato presente.
- Le colonne corrispondono all'ingresso per cui si ha quello stato futuro.
- In un'altra colonna sono riportate le uscite presenti, corrispondenti agli stati presenti.

10

Es. Diagrammi degli stati e tabelle degli stati nel modello di Moore



Stato Presente	Stato futuro		Uscita presente Z
	Ingresso X = 0	Ingresso X = 1	
A	C	B	0
B	B	C	1
C	B	A	0

11

b) Diagrammi degli stati e tabelle degli stati nel modello di Mealy

1. Diagrammi degli stati nel modello di Mealy:

- Un cerchio per ogni stato del circuito (se flip-flop della memoria sono s gli stati sono al massimo 2^s).
- Dentro ogni cerchio si segnano il nome dello stato.
- La transizione fra due stadi, a seguito di un impulso di clock è indicato con una freccia.
- Ad ogni freccia si associa il valore dell'ingresso esterno che determina quella transizione in corrispondenza del segnale di clock ed il valore dello stato presente dell'uscita prima della transizione.

12

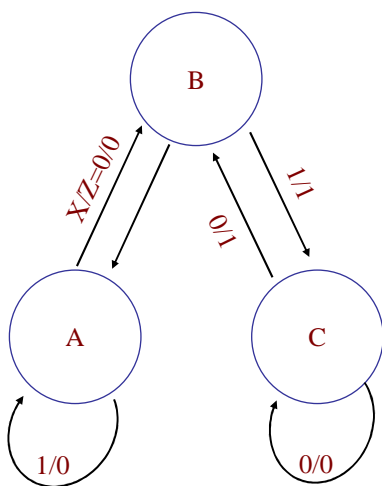
b) Diagrammi degli stati e tabelle degli stati nel modello di Mealy

2. Tabella degli stati nel modello di Mealy:

- Si riporta all'interno delle celle lo stato futuro e le uscite presenti.
- Le righe corrispondono allo stato presente.
- Le colonne corrispondono all'ingresso.

13

Es. Diagrammi degli stati e tabelle degli stati nel modello di Mealy



Stato Presente	Stato futuro / Uscita presente	
	Ingresso X = 0	Ingresso X = 1
A	B/0	A/0
B	C/1	A/0
C	C/0	B/1

14

Analisi dei circuiti sequenziali sincroni

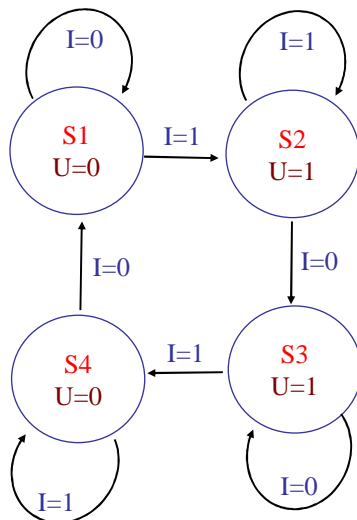
L'analisi è lo studio delle caratteristiche di funzionamento, sintetizzate nel diagramma degli stati o nella tabella degli stati o in una mappa di Karnaugh

Procedimento di analisi

1. Si considerano le uscite dei singoli flip-flop e si attribuisce ad ognuno una variabile di stato.
2. Si determinano i livelli degli ingressi dei flip-flop in funzione delle uscite dei flip-flop stessi e degli ingressi esterni (equazioni di eccitazione).
3. Si determinano le equazioni di uscita del circuito da cui si possono dedurre i valori delle uscite esterne presenti.
4. Si determinano le uscite dei flip-flop dopo l'impulso di clock in base alle eccitazioni ed al tipo di flip-flop. Si ottengono i livelli delle uscite future dei flip-flop (stato futuro).
5. Si costruiscono il diagramma degli stati la tabella degli stati e le mappe di Karnaugh

15

Sintesi con automa di Moore



Stato	Q_0	Q_1	U
S1	0	0	0
S2	0	1	1
S3	1	1	1
S4	1	0	0

$$U = Q_1$$

Stato di partenza	I	
	0	1
S1 [0 0]	S1 [0 0]	S2 [0 1]
S2 [0 1]	S3 [1 1]	S2 [0 1]
S3 [1 1]	S3 [1 1]	S4 [1 0]
S4 [1 0]	S1 [0 0]	S4 [1 0]

16

		I = 0		I = 1	
Q ₁ (t)	Q ₀ (t)	Q ₁ (t+1)	Q ₀ (t+1)	Q ₁ (t+1)	Q ₀ (t+1)
0	0	0	0	0	1
0	1	1	1	0	1
1	1	1	1	1	0
1	0	0	0	1	0

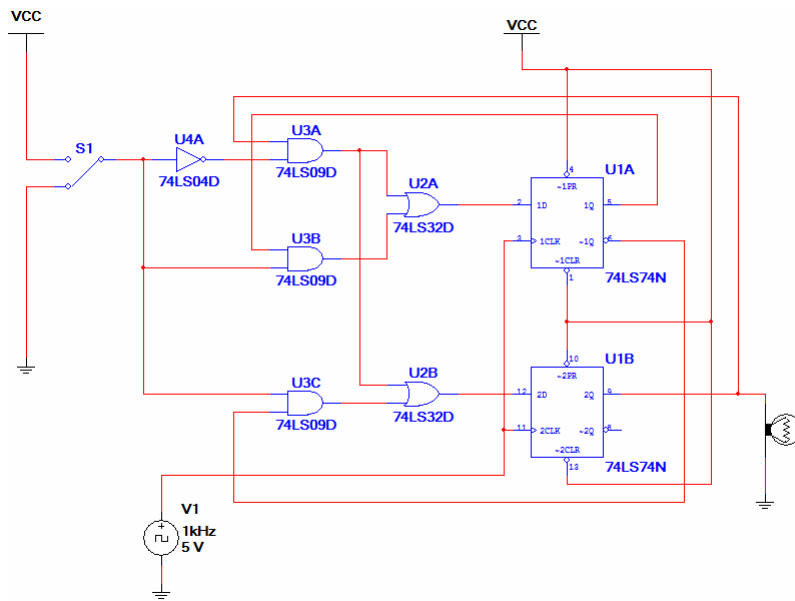
Q ₁	Q ₀	I=0	I=1
0	0	0	0
0	1	1	0
1	1	1	1
1	0	0	1

$$D_1 = Q_0 \bar{I} + Q_1 I$$

Q ₁	Q ₀	I=0	I=1
0	0	0	1
0	1	1	1
1	1	1	0
1	0	0	0

$$D_0 = Q_0 \bar{I} + \bar{Q}_1 I$$

17



Circuito simulato con MicroSim

18